

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-231854

(43)Date of publication of application : 16.08.2002

(51)Int.Cl.

H01L 23/12
H01L 21/304
H01L 21/301
H01L 21/3205

(21)Application number : 2001-025307

(71)Applicant : CASIO COMPUT CO LTD

(22)Date of filing : 01.02.2001

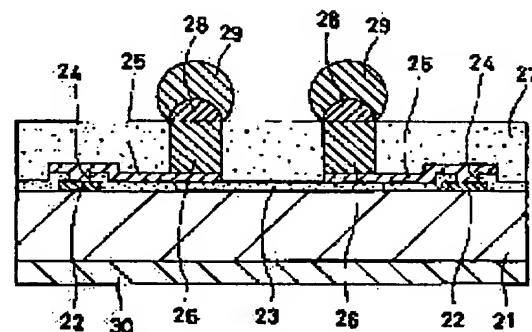
(72)Inventor : KOSUGI TOMOYUKI

(54) SEMICONDUCTOR DEVICE AND ITS MANUFACTURING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To electrically and mechanically protect the lower face of a semiconductor substrate in a semiconductor device referred to as CSP.

SOLUTION: A conductive resin film 30 comprising a silver paste is formed on the lower face of the semiconductor substrate 21.



LEGAL STATUS

[Date of request for examination]

13.07.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3459234

[Date of registration]

08.08.2003

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

BEST AVAILABLE COPY

[Claim(s)]

[Claim 1] The semiconductor device characterized by providing the closure film formed in the top face of the semi-conductor substrate with which the pillar-shaped electrode was formed in the top face, and said semi-conductor substrate except said pillar-shaped electrode, and the conductive resin film formed in the inferior surface of tongue of said semi-conductor substrate.

[Claim 2] The semiconductor device characterized by forming the surface treatment layer for antioxidizing in the top face of said pillar-shaped electrode in invention according to claim 1.

[Claim 3] The semiconductor device characterized by forming the solder ball in the front face of said surface-preparation layer in invention according to claim 2.

[Claim 4] It is the semiconductor device characterized by being thinner than the original thickness of a wafer for the thickness of said semi-conductor substrate to obtain the semi-conductor substrate concerned in invention according to claim 1 to 3.

[Claim 5] The manufacture approach of the semiconductor device characterized by carrying out the dicing of said wafer after forming the closure film in the whole top face except said pillar-shaped electrode of the wafer which has a pillar-shaped electrode on the top face and forming the conductive resin film in the inferior surface of tongue of said wafer in the manufacture approach of a semiconductor device of obtaining the semiconductor device which carries out the dicing of said wafer and consists of each chip.

[Claim 6] The manufacture approach of the semiconductor device characterized by forming the surface treatment layer for antioxidizing in the top face of said pillar-shaped electrode in invention according to claim 5 after forming said closure film.

[Claim 7] The manufacture approach of the semiconductor device characterized by forming a solder ball in the front face of this surface-preparation layer in invention according to claim 6 after forming said surface-preparation layer.

[Claim 8] The manufacture approach of the semiconductor device characterized by forming said conductive resin film in the inferior surface of tongue of this wafer after grinding the inferior surface of tongue of said wafer and making a wafer thin in invention according to claim 5 to 7.

[Claim 9] The manufacture approach of the semiconductor device which grinds the inferior surface of tongue of said wafer, makes a wafer thin, and is characterized by forming said conductive resin film in the inferior surface of tongue of this wafer in invention according to claim 5 to 7 after grinding said closure film and said pillar-shaped electrode on said wafer.

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the semiconductor device which has a pillar-shaped electrode, and its manufacture approach.

[0002]

[Description of the Prior Art] For example, there is a thing as shown in drawing 10 in the semiconductor device called CSP (Chip Size Package). The connection pad 2 is formed in the top face of the semi-conductor substrate 1 which consists of silicon etc. in this semiconductor device. An insulator layer 3 is formed in the part except the center section of the connection pad 2 of the top face. Apply to the predetermined part of the top face of an insulator layer 3 from the top face of the connection pad 2 exposed through the opening 4 formed in the insulator layer 3, and rewiring 5 is formed. The pillar-shaped electrode 6 is formed in the pad section top face at the tip of rewiring 5, and the closure film 7 is formed

in the whole top face except the pillar-shaped electrode 6. It has the structure where the surface-preparation layer 8 for antioxidizing was formed in the top face of the pillar-shaped electrode 6 of electrolytic plating or electroless deposition, and the solder ball 9 was formed in the front face of the surface-preparation layer 8.

[0003]

[Problem(s) to be Solved by the Invention] By the way, in the above-mentioned conventional semiconductor device, since the inferior surface of tongue of the semi-conductor substrate 1 had become nakedness, when the noise which originates in static electricity etc. from the outside was not able to be absorbed by semi-conductor substrate 1 the very thing, there was a problem that an electric noise might occur and a crack might occur in the semi-conductor substrate 1 at the time of various kinds of activities of carrying in other electronic parts, such as the circuit board. In order to make thickness of a semiconductor device thin especially, when the inferior surface of tongue of the semi-conductor substrate 1 is ground suitably, it is easy to generate an electric noise, and easy to generate a crack in the semi-conductor substrate 1. The technical problem of this invention is protecting electrically and mechanically the inferior surface of tongue of a semi-conductor substrate.

[0004]

[Means for Solving the Problem] The semiconductor device concerning invention according to claim 1 is characterized by providing the closure film formed in the top face of the semi-conductor substrate with which the pillar-shaped electrode was formed in the top face, and said semi-conductor substrate except said pillar-shaped electrode, and the conductive resin film formed in the inferior surface of tongue of said semi-conductor substrate. The semiconductor device concerning invention according to claim 2 is characterized by forming the surface treatment layer for antioxidizing in the top face of said pillar-shaped electrode in invention according to claim 1. The semiconductor device concerning invention according to claim 3 is characterized by forming the solder ball in the front face of said surface-preparation layer in invention according to claim 2. The semiconductor device concerning invention according to claim 4 is characterized by the thickness of said semi-conductor substrate being thinner than the original thickness of the wafer for obtaining the semi-conductor substrate concerned in invention according to claim 1 to 3. After the manufacture approach of the semiconductor device concerning invention according to claim 5 forms the closure film in the whole top face except said pillar-shaped electrode of the wafer which has a pillar-shaped electrode on the top face and forms the conductive-resin film in the inferior surface of tongue of said wafer in the manufacture approach of a semiconductor device of obtaining the semiconductor device which carries out the dicing of said wafer and consists of each chip, it is characterized by the thing which carry out the dicing of said wafer and to do. In invention according to claim 5, after the manufacture approach of the semiconductor device concerning invention according to claim 6 forms said closure film, it is characterized by forming the surface treatment layer for antioxidizing in the top face of said pillar-shaped electrode. In invention according to claim 6, after the manufacture approach of the semiconductor device concerning invention according to claim 7 forms said surface-preparation layer, it is characterized by forming a solder ball in the front face of this surface-preparation layer. In invention according to claim 5 to 7, after the manufacture approach of the semiconductor device concerning invention according to claim 8 grinds the inferior surface of tongue of said wafer and makes a wafer thin, it is characterized by forming said conductive resin film in the inferior surface of tongue of this wafer. In invention according to claim 5 to 7, after the manufacture approach

of the semiconductor device concerning invention according to claim 9 grinds said closure film and said pillar-shaped electrode on said wafer, it grinds the inferior surface of tongue of said wafer, makes a wafer thin, and is characterized by forming said conductive resin film in the inferior surface of tongue of this wafer. And according to this invention, since the conductive resin film is formed in the inferior surface of tongue of a semi-conductor substrate, the inferior surface of tongue of a semi-conductor substrate can be protected electrically and mechanically.

[0005]

[Embodiment of the Invention] Drawing 1 shows the sectional view of the semiconductor device in 1 operation gestalt of this invention. The connection pad 22 is formed in the top face of the semi-conductor substrate 21 which consists of silicon etc. in this semiconductor device. An insulator layer 23 is formed in the part except the center section of the connection pad 22 of the top face. Apply to the predetermined part of the top face of an insulator layer 23 from the top face of the connection pad 22 exposed through the opening 24 formed in the insulator layer 23, and rewiring 25 is formed. The pillar-shaped electrode 26 is formed in the pad section top face at the tip of rewiring 25, and the closure film 27 which has the top face of this pillar-shaped electrode and the top face of the same height is formed in the whole top face except the pillar-shaped electrode 26. It has the structure where the surface-preparation layer 28 for antioxidizing was formed in the top face of the pillar-shaped electrode 26 of electrolytic plating or electroless deposition, the solder ball 29 was formed in the front face of the surface-preparation layer 28, and the conductive resin film 30 was formed in the inferior surface of tongue of the semi-conductor substrate 21.

[0006] Next, an example of the manufacture approach of this semiconductor device is explained with reference to drawing 2 - drawing 7 in order. First, the connection pad 22 is formed in the top face of the wafer 31 for obtaining two or more semi-conductor substrates 21 shown in drawing 1, as shown in drawing 2. An insulator layer 23 is formed in the part except the center section of the connection pad 22 of the top face. That by which it applied to the predetermined part of the top face of an insulator layer 23 from the top face of the connection pad 22 exposed through the opening 24 formed in the insulator layer 23, rewiring 25 was formed, and the pillar-shaped electrode 26 with a height of 100-200 micrometers was formed in the pad section top face at the tip of rewiring 25 is prepared. In addition, the field shown with a sign 32 in drawing 2 is a field corresponding to a dicing street.

[0007] Next, as shown in drawing 3, the closure film 27 which becomes the whole top face of the insulator layer 23 including the pillar-shaped electrode 26 and rewiring 25 from epoxy system resin is formed so that thickness may become a little thicker than the height of the pillar-shaped electrode 26 by the dispenser, screen printing, the transfermold method, etc. Therefore, in this condition, the top face of the pillar-shaped electrode 26 is covered with the closure film 27. Next, the conductive resin film 30 which consists of carbon ink, a silver paste, etc. is formed in the whole inferior surface of tongue of a wafer 31 by the spin coat method, the dispenser, screen printing, the transfermold method, etc.

[0008] Next, by grinding suitably the top-face [of the closure film 27], and top-face side of the pillar-shaped electrode 26, as shown in drawing 4, the top face of the pillar-shaped electrode 26 is exposed. Next, as shown in drawing 5, the surface treatment layer 28 for antioxidizing is formed in the top face of the pillar-shaped electrode 26 by electroless deposition or the spatter. When based on a spatter, it forms only on the pillar-shaped electrode 26 using a mask, or the mask after membrane formation is formed in the whole surface, and the surface treatment layer on the closure film 27 is removed. Next, as shown

in drawing 6 , the solder ball 29 is formed in the front face of the surface-preparation layer 28. It returns to drawing 5 , and you may form in uniform thickness, and in order that stress may concentrate on an interface with the solder ball 29 in the same height as the closure film 27 in that case, the surface treatment layer 28 may form the surface treatment layer 28, after removing the top face of the pillar-shaped electrode 26 by etching. Next, if a wafer 31 is cut along the dicing street 32, as shown in drawing 7 and drawing 1 , the semiconductor device which consists of each chip will be obtained.

[0009] Thus, in the obtained semiconductor device, since the conductive resin film 30 is formed in the inferior surface of tongue of the semi-conductor substrate 21, the inferior surface of tongue of the semi-conductor substrate 21 can be protected electrically and mechanically. Therefore, even when the noise which originates in static electricity etc. from the outside cannot be absorbed by semi-conductor substrate 1 the very thing, generating of an electric noise can be mitigated. Moreover, it can be hard to generate a crack in the semi-conductor substrate 21 at the time of various kinds of activities of carrying this semiconductor device in other electronic parts, such as the circuit board.

[0010] In addition, although the above-mentioned operation gestalt explained the case where the semiconductor device which forms the solder ball 29, cuts a wafer 31 along the dicing street 32 after this, and is shown in drawing 1 was obtained as shown in drawing 6 , it is not limited to this. For example, the surface treatment layer 28 is formed, a wafer 31 is cut along the dicing street 32 after this, and you may make it obtain the semiconductor device shown in drawing 8 , as shown in drawing 5 . Moreover, the top face of the pillar-shaped electrode 26 is exposed, a wafer 31 is cut along the dicing street 32 after this, and you may make it obtain the semiconductor device shown in drawing 9 , as shown in drawing 4 .

[0011] Moreover, although the above-mentioned operation gestalt explained the case where the conductive resin film 30 was formed after forming the closure film 27 as shown in drawing 3 , what is necessary is just after not only this but one before, carrying out the dicing of the wafer 31 in short of processes. Moreover, when making thin thickness of the semiconductor device which is each chip, before forming the conductive resin film 30 in the inferior surface of tongue of a wafer 31, it is efficient to grind the inferior surface of tongue of a wafer 31. At in that case, one before carrying out the dicing of the wafer 31 after grinding the inferior surface of tongue of a wafer 31 of processes If it becomes after grinding the top-face [of the closure film 27 which a wafer 31 is transformed with heating at the time of closure film formation etc., and is shown in drawing 4], and top-face side of the pillar-shaped electrode 26 although what is necessary is just to form the conductive resin film 30 in the inferior surface of tongue of a wafer 31 Since flattening of the wafer 31 can be efficiently carried out by grinding the inferior surface of tongue of a wafer 31, before forming the solder ball 29, it is desirable the top-face side of the closure film 27, and after polish of the pillar-shaped electrode 26.

[0012]

[Effect of the Invention] Since the conductive resin film is formed in the inferior surface of tongue of a semi-conductor substrate according to this invention as explained above, the inferior surface of tongue of a semi-conductor substrate can be protected electrically and mechanically.

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-231854
(P2002-231854A)

(43) 公開日 平成14年8月16日 (2002.8.16)

(51) Int.Cl.	識別記号	F I	テームト* (参考)
H 0 1 L 23/12	5 0 1	H 0 1 L 23/12	5 0 1 P 5 F 0 3 3
21/304	6 2 1	21/304	6 2 1
21/301		21/78	L
21/3205		21/88	T

審査請求 有 請求項の数 9 O L (全 6 頁)

(21) 出願番号 特願2001-25307(P2001-25307)
(22) 出願日 平成13年2月1日 (2001.2.1)

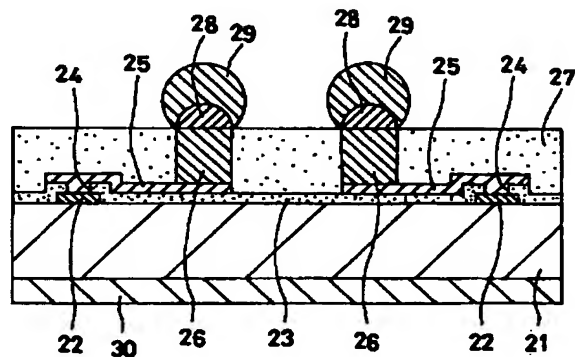
(71) 出願人 000001443
カシオ計算機株式会社
東京都渋谷区本町1丁目6番2号
(72) 発明者 小杉 智之
東京都八王子市石川町2951番地の5 カシ
オ計算機株式会社八王子研究所内
(74) 代理人 100073221
弁理士 花輪 義男
Fターム(参考) 5F033 HH07 HH14 JJ01 MM30 PP15
PP26 PP28 QQ08 QQ46 VV07
XX19

(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【要約】

【課題】 CSPと呼ばれる半導体装置において、半導体基板の下面を電気的および機械的に保護する。

【解決手段】 半導体基板21の下面には銀ペースト等からなる導電性樹脂膜30が形成されている。



【特許請求の範囲】

【請求項1】 上面に柱状電極が形成された半導体基板と、前記柱状電極を除く前記半導体基板の上面に形成された封止膜と、前記半導体基板の下面に形成された導電性樹脂膜とを具備することを特徴とする半導体装置。

【請求項2】 請求項1に記載の発明において、前記柱状電極の上面に酸化防止用の表面処理層が形成されていることを特徴とする半導体装置。

【請求項3】 請求項2に記載の発明において、前記表面処理層の表面に半田ボールが形成されていることを特徴とする半導体装置。

【請求項4】 請求項1～3のいずれかに記載の発明において、前記半導体基板の厚さは当該半導体基板を得るためのウエハの当初の厚さよりも薄くなっていることを特徴とする半導体装置。

【請求項5】 上面に柱状電極を有するウエハの前記柱状電極を除く上面全体に封止膜を形成し、前記ウエハをダイシングして個々のチップからなる半導体装置を得る半導体装置の製造方法において、前記ウエハの下面に導電性樹脂膜を形成した後、前記ウエハをダイシングすることを特徴とする半導体装置の製造方法。

【請求項6】 請求項5に記載の発明において、前記封止膜を形成した後に、前記柱状電極の上面に酸化防止用の表面処理層を形成することを特徴とする半導体装置の製造方法。

【請求項7】 請求項6に記載の発明において、前記表面処理層を形成した後に、該表面処理層の表面に半田ボールを形成することを特徴とする半導体装置の製造方法。

【請求項8】 請求項5～7のいずれかに記載の発明において、前記ウエハの下面を研磨してウエハを薄くした後、該ウエハの下面に前記導電性樹脂膜を形成することを特徴とする半導体装置の製造方法。

【請求項9】 請求項5～7のいずれかに記載の発明において、前記ウエハ上の前記封止膜および前記柱状電極を研磨した後、前記ウエハの下面を研磨してウエハを薄くし、該ウエハの下面に前記導電性樹脂膜を形成することを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、柱状電極を有する半導体装置およびその製造方法に関する。

【0002】

【従来の技術】例えばCSP(Chip Size Package)と呼ばれる半導体装置には、図10に示すようなものがある。この半導体装置では、シリコン等からなる半導体基板1の上面に接続パッド2が形成され、その上面の接続パッド2の中央部を除く部分に絶縁膜3が形成され、絶縁膜3に形成された開口部4を介して露出された接続パッド2の上面から絶縁膜3の上面の所定の箇所にかけて

再配線5が形成され、再配線5の先端のパッド部上面に柱状電極6が形成され、柱状電極6を除く上面全体に封止膜7が形成され、柱状電極6の上面に電解メッキまたは無電解メッキにより酸化防止用の表面処理層8が形成され、表面処理層8の表面に半田ボール9が形成された構造となっている。

【0003】

【発明が解決しようとする課題】ところで、上記従来の半導体装置では、半導体基板1の下面がむき出しとなっているので、外部からの静電気等に起因するノイズを半導体基板1自体で吸収することができない場合、電気的なノイズが発生することがあり、また回路基板等の他の電子部品に搭載する等の各種の作業時に半導体基板1にクラックが発生することがあるという問題があった。特に、半導体装置の厚さを薄くするために、半導体基板1の下面を適宜に研磨した場合には、電気的なノイズが発生しやすく、また半導体基板1にクラックが発生しやすい。この発明の課題は、半導体基板の下面を電気的および機械的に保護することである。

【0004】

【課題を解決するための手段】請求項1に記載の発明に係る半導体装置は、上面に柱状電極が形成された半導体基板と、前記柱状電極を除く前記半導体基板の上面に形成された封止膜と、前記半導体基板の下面に形成された導電性樹脂膜とを具備することを特徴とするものである。請求項2に記載の発明に係る半導体装置は、請求項1に記載の発明において、前記柱状電極の上面に酸化防止用の表面処理層が形成されていることを特徴とするものである。請求項3に記載の発明に係る半導体装置は、請求項2に記載の発明において、前記表面処理層の表面に半田ボールが形成されていることを特徴とするものである。請求項4に記載の発明に係る半導体装置は、請求項1～3のいずれかに記載の発明において、前記半導体基板の厚さは当該半導体基板を得るためのウエハの当初の厚さよりも薄くなっていることを特徴とするものである。請求項5に記載の発明に係る半導体装置の製造方法は、上面に柱状電極を有するウエハの前記柱状電極を除く上面全体に封止膜を形成し、前記ウエハをダイシングして個々のチップからなる半導体装置を得る半導体装置の製造方法において、前記ウエハの下面に導電性樹脂膜を形成した後、前記ウエハをダイシングすることを特徴とするものである。請求項6に記載の発明に係る半導体装置の製造方法は、請求項5に記載の発明において、前記封止膜を形成した後に、前記柱状電極の上面に酸化防止用の表面処理層を形成することを特徴とするものである。請求項7に記載の発明に係る半導体装置の製造方法は、請求項6に記載の発明において、前記表面処理層を形成した後に、該表面処理層の表面に半田ボールを形成することを特徴とするものである。請求項8に記載の発明に係る半導体装置の製造方法は、請求項5～7

のいずれかに記載の発明において、前記ウエハの下面を研磨してウエハを薄くした後、該ウエハの下面に前記導電性樹脂膜を形成することを特徴とするものである。請求項 9 に記載の発明に係る半導体装置の製造方法は、請求項 5 ～ 7 のいずれかに記載の発明において、前記ウエハ上の前記封止膜および前記柱状電極を研磨した後、前記ウエハの下面を研磨してウエハを薄くし、該ウエハの下面に前記導電性樹脂膜を形成することを特徴とするものである。そして、この発明によれば、半導体基板の下面に導電性樹脂膜を形成しているため、半導体基板の下面を電気的および機械的に保護することができる。

【0005】

【発明の実施の形態】図 1 はこの発明の一実施形態における半導体装置の断面図を示したものである。この半導体装置では、シリコン等からなる半導体基板 21 の上面に接続パッド 22 が形成され、その上面の接続パッド 22 の中央部を除く部分に絶縁膜 23 が形成され、絶縁膜 23 に形成された開口部 24 を介して露出された接続パッド 22 の上面から絶縁膜 23 の上面の所定の箇所にかけて再配線 25 が形成され、再配線 25 の先端のパッド部上面に柱状電極 26 が形成され、柱状電極 26 を除く上面全体に該柱状電極の上面と同一の高さの上面を有する封止膜 27 が形成され、柱状電極 26 の上面に電解メッキまたは無電解メッキにより酸化防止用の表面処理層 28 が形成され、表面処理層 28 の表面に半田ボール 29 が形成され、半導体基板 21 の下面に導電性樹脂膜 30 が形成された構造となっている。

【0006】次に、この半導体装置の製造方法の一例について、図 2 ～ 図 7 を順に参照して説明する。まず、図 2 に示すように、図 1 に示す半導体基板 21 を複数個得るためのウエハ 31 の上面に接続パッド 22 が形成され、その上面の接続パッド 22 の中央部を除く部分に絶縁膜 23 が形成され、絶縁膜 23 に形成された開口部 24 を介して露出された接続パッド 22 の上面から絶縁膜 23 の上面の所定の箇所にかけて再配線 25 が形成され、再配線 25 の先端のパッド部上面に高さ 100 ～ 200 μm の柱状電極 26 が形成されたものを用意する。なお、図 2 において符号 32 で示す領域は、ダイシングストリートに対応する領域である。

【0007】次に、図 3 に示すように、柱状電極 26 および再配線 25 を含む絶縁膜 23 の上面全体にエポキシ系樹脂からなる封止膜 27 をディスペンサ法、スクリーン印刷法、トランスファモールド法等により厚さが柱状電極 26 の高さよりもやや厚くなるように形成する。したがって、この状態では、柱状電極 26 の上面は封止膜 27 によって覆われている。次に、ウエハ 31 の下面全体にカーボンインク、銀ペースト等からなる導電性樹脂膜 30 をスピンコート法、ディスペンサ法、スクリーン印刷法、トランスファモールド法等により形成する。

【0008】次に、封止膜 27 の上面側および柱状電極

26 の上面側を適宜に研磨することにより、図 4 に示すように、柱状電極 26 の上面を露出させる。次に、図 5 に示すように、柱状電極 26 の上面に無電解メッキまたはスパッタ等により酸化防止用の表面処理層 28 を形成する。スパッタによる場合は、マスクを用いて柱状電極 26 上のみに形成するか或いは、全面に成膜後マスクを形成して封止膜 27 上の表面処理層を除去する。次に、図 6 に示すように、表面処理層 28 の表面に半田ボール 29 を形成する。図 5 に戻って、表面処理層 28 は、均一な厚さに形成してもよく、その場合、封止膜 27 と同一の高さでは半田ボール 29 との境界面に応力が集中するため、柱状電極 26 の上面をエッチングにより除去した後、表面処理層 28 を形成してもよい。次に、ウエハ 31 をダイシングストリート 32 に沿って切断すると、図 7 および図 1 に示すように、個々のチップからなる半導体装置が得られる。

【0009】このようにして得られた半導体装置では、半導体基板 21 の下面に導電性樹脂膜 30 が形成されているため、半導体基板 21 の下面を電気的および機械的に保護することができる。したがって、外部からの静電気等に起因するノイズを半導体基板 1 自体で吸収することができない場合でも、電気的なノイズの発生を軽減することができる。また、この半導体装置を回路基板等の他の電子部品に搭載する等の各種の作業時において、半導体基板 21 にクラックが発生しにくいようにすることができる。

【0010】なお、上記実施形態では、図 6 に示すように、半田ボール 29 を形成し、この後ウエハ 31 をダイシングストリート 32 に沿って切断し、図 1 に示す半導体装置を得る場合について説明したが、これに限定されるものではない。例えば、図 5 に示すように、表面処理層 28 を形成し、この後ウエハ 31 をダイシングストリート 32 に沿って切断し、図 8 に示す半導体装置を得るようにしてもよい。また、図 4 に示すように、柱状電極 26 の上面を露出させ、この後ウエハ 31 をダイシングストリート 32 に沿って切断し、図 9 に示す半導体装置を得るようにしてもよい。

【0011】また、上記実施形態では、図 3 に示すように、導電性樹脂膜 30 を封止膜 27 を形成した後に形成する場合について説明したが、これに限らず、要は、ウエハ 31 をダイシングする前のいずれかの工程後であればよい。また、個々のチップである半導体装置の厚さを薄くする場合には、ウエハ 31 の下面に導電性樹脂膜 30 を形成する前にウエハ 31 の下面を研磨することが能率的である。その場合には、ウエハ 31 の下面を研磨した後でウエハ 31 をダイシングする前のいずれかの工程で、ウエハ 31 の下面に導電性樹脂膜 30 を形成すればよいが、封止膜形成時の加熱などによりウエハ 31 が変形され且つ図 4 に示す封止膜 27 の上面側および柱状電極 26 の上面側を研磨した後ならば、ウエハ 31 の下面

を研磨することによりウエハ31を能率的に平坦化できるので、封止膜27の上面側および柱状電極26の研磨後、半田ボール29を形成する前が好ましい。

【0012】

【発明の効果】以上説明したように、この発明によれば、半導体基板の下面に導電性樹脂膜を形成しているので、半導体基板の下面を電気的および機械的に保護することができる。

【図面の簡単な説明】

【図1】この発明の一実施形態における半導体装置の断面図。 10

【図2】図1に示す半導体装置の製造に際し、当初用意したものの断面図。

【図3】図2に続く製造工程の断面図。

【図4】図3に続く製造工程の断面図。

【図5】図4に続く製造工程の断面図。

【図6】図5に続く製造工程の断面図。

【図7】図6に続く製造工程の断面図。

*【図8】この発明の他の実施形態における半導体装置の断面図。

【図9】この発明のさらに他の実施形態における半導体装置の断面図。

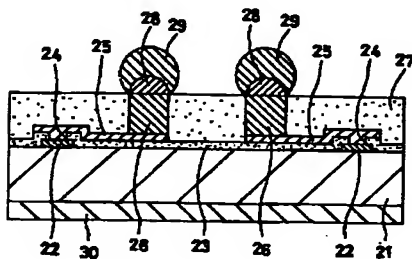
【図10】従来の半導体装置の一例の断面図。

【符号の説明】

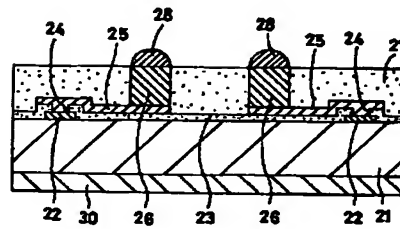
- 21 半導体基板
- 22 接続パッド
- 23 絶縁膜
- 25 再配線
- 26 柱状電極
- 27 封止膜
- 28 表面処理層
- 29 半田ボール
- 30 導電性樹脂膜
- 31 ウエハ
- 32 ダイシングストリート

*

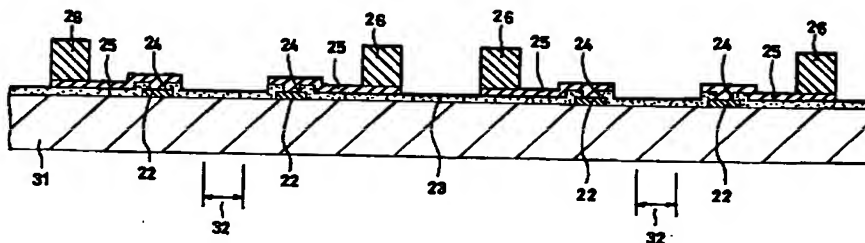
【図1】



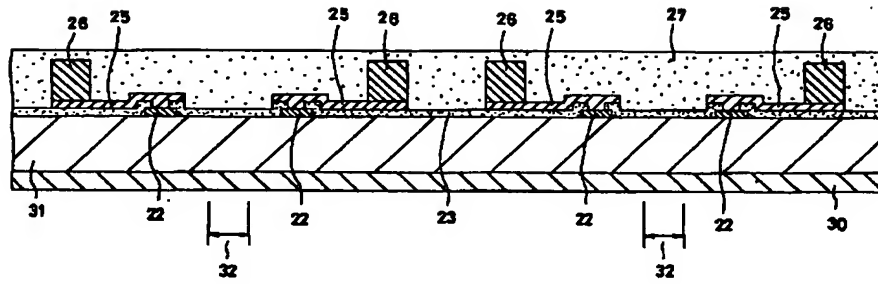
【図8】



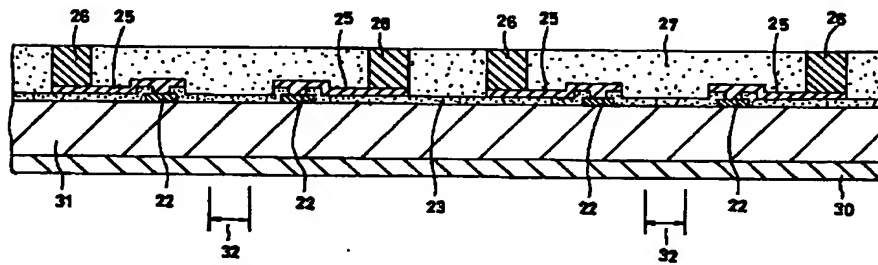
【図2】



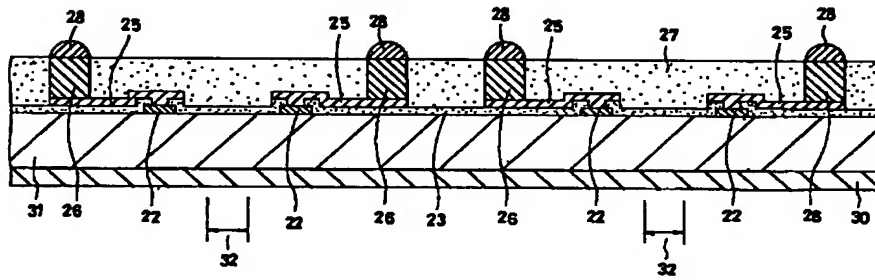
【図3】



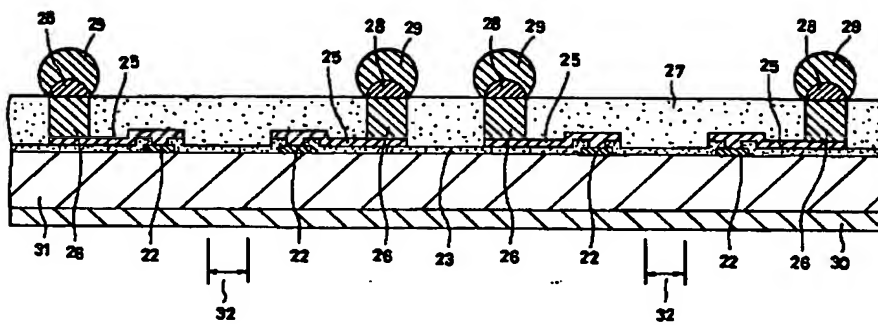
【図4】



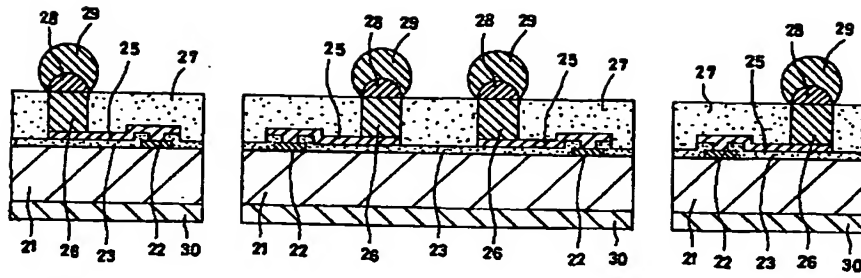
【図5】



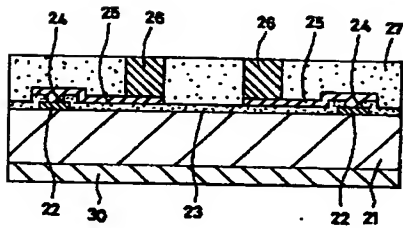
【図6】



【図7】



【図9】



【図10】

